

16ビット入力、5V単一電源動作DDS DDS-16BS2□

特長

- デジタル回路で構成された高安定、高精度な信号発生器です。
- デジタル・シンセサイザ方式のため、セトリング時間が比較的短く高速デジタル・スイープができる。
- 発振周波数範囲は極めて広く(1 Hz ~ 65.535 KHz 及び 10 Hz ~ 655.535 KHz)、レンジ切り替えせずに発振できる。
- 10ビットDA変換器とLPFの採用で波形ひずみが小さい。
- 5V単一電源動作

概要

DDS-16BS2□はDA変換器を除き、すべてがデジタル回路で構成された高安定、高精度なダイレクト・シンセサイザ方式の発振器です。

内部構成はフェイズ・アキュムレータ、サイン波ルックアップ・テーブル及び10ビットDA変換器で構成されています。

DA変換器の出力に含まれるクロックノイズを除去するため、出力段にローパスフィルタが内蔵されています。

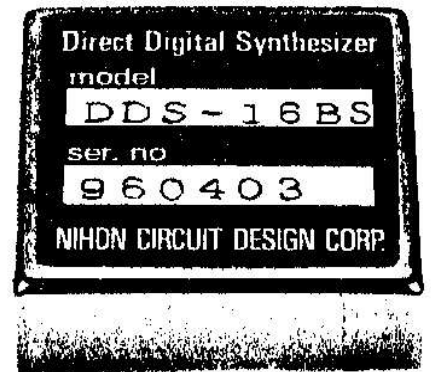
主な規格

- 発振周波数範囲

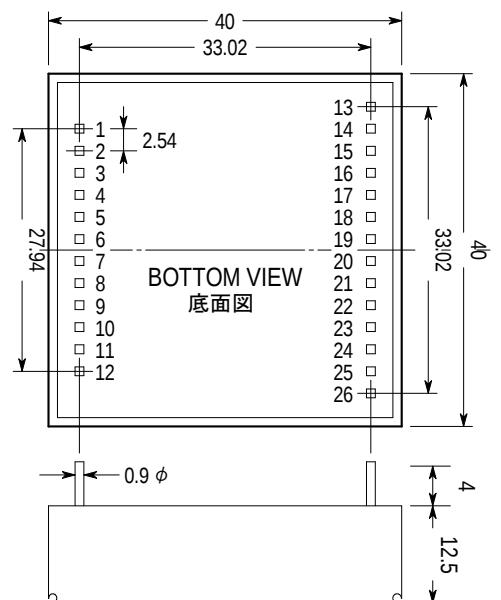
16BS	1 Hz ~ 65.535 KHz
16BSH	10 Hz ~ 655.35 KHz
 - 設定データ範囲 0001 ~ FFFFH
 - 周波数設定 CMOSレベル 16ビットバイナリ 正論理
 - 周波数分解能 1 Hz 及び 10 Hz
 - 発振周波数精度 設定周波数の±0.01%以内
 - 発振出力振幅 1 V_{pp} ±0.1 V以内
 - 負荷インピーダンス 600 Ω (外部で600 Ω 終端)
 - スプリアス -50 dB以下
 - 高調波ひずみ 2次以上の高調波が-55 dB以下
 - セトリングタイム 約25 μs
 - 電源電圧 +5 V ±5%以内
 - 電源電流 +100 mA以下
 - 外形寸法 40 × 40 × 12.5 mm
- (注) ±1 mm以内のズレを考慮して下さい。
- 重量 60 g以下

基本的な使い方

- 発振周波数の設定はCMOSレベルの16進正論理で行います。
TTLロジックレベルで設定する場合は、Hレベル確保のためのプルアップ抵抗(4.7kΩ)を各周波数データ入力端子(16本)とロジック電源間に接続します。LSB端子(1番ピン)が1(10)Hz単位の周波数で、ビット2~16(MSB)の順で周波数が高くなります。
- 周波数の設定を、機械的な接点で行う場合は、データ入力端子にプルダウン抵抗を0V電源に接続します。(コモン端子は5V電源に接続)
- 本モジュールの出力端子は、必ず600 Ωの抵抗で終端してください。
高インピーダンスで受けると発振出力振幅の平坦性が悪化します。
- 出力振幅は、+1 V_{pp}のサイン波で、出力振幅が大きすぎる場合は出力端子に抵抗減衰器(半固定抵抗器)を挿入します。
- リセットは、RST端子(21番ピン)を" L "レベル(10 kΩでプルアップされている)にすると発振が停止し、出力電圧は振幅の中心電圧を保持しています。



外形寸法図



端子接続表

端子番号	信号名称	備考
1 ~ 16	B1 ~ B16	16進、正論理
17	GND	ロジック・グラウンド
18	GND	ロジック・グラウンド
19	GND	ロジック・グラウンド
20	GND	ロジック・グラウンド
21	RST (RESET)	Lでリセット
22	SINE-OUT	正弦波出力
23	COM	出力コモン
24	0V	電源入力 0V
25	NC	あき端子
26	+VCC	電源入力 +5V