

特長

- デジタル回路で構成された高安定、高精度な信号発生器です。
- デジタル・シンセサイザ方式のため、セトリング時間が比較的短く高速デジタル・スイープができる。
- 発振周波数範囲は極めて広く(1Hz ~ 65.535KHz)、レンジ切り替えせずに発振できる。
- 周波数の変化点ではグリッチ等が発生せずに連続的に波形が出力される。
- 動作電源電圧が広い。(±9V ~ ±15V)

概要

DDS-16B2はDA変換器を除き、すべてがデジタル回路で構成された高安定、高精度なダイレクト・シンセサイザ方式の発振器です。

内部構成はフェイズ・アキュムレータ、サイン波ルックアップ・テーブル及び10ビットDA変換器で構成されています。

主な規格

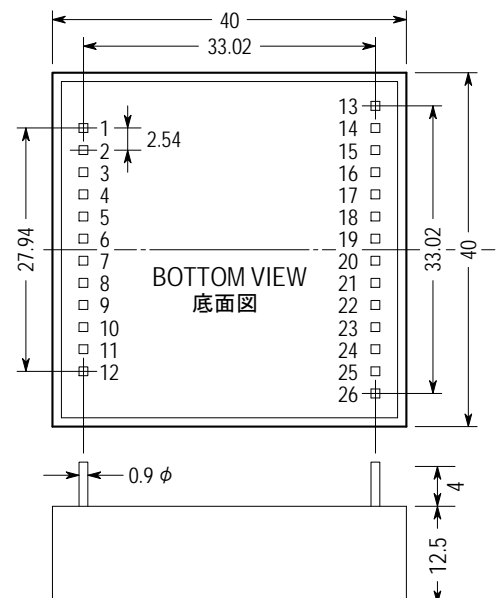
- 発振周波数範囲 1 Hz ~ 65.535 KHz
- 設定データ範囲 0001h ~ FFFFh
- 周波数設定 CMOSレベル 16ビットバイナリ 正論理
- 周波数分解能 1 Hz
- 発振周波数精度 設定周波数の±0.01%以内
- 発振出力振幅 5Vpp ±0.5V以内(無負荷 10Vpp)
- 負荷インピーダンス 600Ω(外部で600Ω終端)
- スプリアス -50dB以下
- 高調波ひずみ 2次以上の高調波が-55dB以下
- セトリングタイム 約25μs
- 出力オフセット電圧 ±50mV以下
- 電源電圧 ±15V(±9~±15Vで動作)
- 電源電流 +35mA -10mA
- 外形寸法 40×40×12.5mm
- 重量 60g以下

基本的な使い方

- 発振周波数の設定はCMOSレベルの16進正論理で行います。TTLロジックレベルで設定する場合は、Hレベル確保のためのプルアップ抵抗(4.7KΩ)を各周波数データ入力端子(16本)とロジック電源間に接続します。LSB端子(1番ピン)が1Hz単位の周波数で、ビット2~16(MSB)の順で周波数が高くなります。
- 周波数の設定を機械的な接点で行う場合は、データ入力端子にプルダウン抵抗を0V電源に接続します。(コモン端子は5V電源に接続)
- 本モジュールの出力端子は、必ず600Ωの抵抗で終端してください。高インピーダンスで受けると、発振出力振幅の平坦性が悪化します。
- 出力振幅は±2.5V(5Vpp)のサイン波で、出力振幅が大きすぎる場合は、出力端子に抵抗減衰器(半固定抵抗器)を挿入します。
- リセットは、RST端子(17番ピン)を“L”レベル(10KΩでプルアップされている)にすると発振が停止し、出力電圧は0Vを保持しています。
- 周波数の設定を2バイトに分けて行う場合、1バイト目と2バイト目の設定間隔が3μsを超えると周波数の更新が2度行われます。
- 電源電圧は±9V~±15Vの範囲で動作しますが、内部消費電力を少なくするため、できる限り低電圧で動作させてください。



外形寸法図



端子接続表

端子番号	信号名称	備考
1 ~ 16	B1 ~ B16	16進、正論理
17	RST (RESET)	Lでリセット
18	NC	あき端子
19	GND	ロジック・グラウンド
20	GND	アナログ・グラウンド
21	GND	アナログ・グラウンド
22	SINE-OUT	±2.5V正弦波出力
23	COM	出力コモン
24	0V	電源入力 0V
25	-VCC	電源入力 -9~-15V
26	+VCC	電源入力 +9~+15V